

BSKB
(1703) 205-8000
3722-01784
2/12/04
HSEH et al.
New
1081

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 03 月 26 日
Application Date

申請案號：092107030
Application No.

申請人：瑞昱半導體股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 8 月 13 日
Issue Date

發文字號：09220815640
Serial No.

申請日期：92 3 26	IPC分類 H01R 13/641
申請案號：92107030	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	多重插座偵測器
	英 文	MULTI-JACKS DETECTOR
二、 發明人 (共4人)	姓 名 (中文)	1. 謝明展 2. 蘇祝鼎
	姓 名 (英文)	1. Hsieh, Ming-Jane 2. Su, Chuting
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 台北市敦化北路199巷16弄7號5F 2. 新竹市學府路441巷13號1F
	住居所 (英 文)	1. 5F, NO. 7, ALLEY 16, LANE 199, TUN HUA N. RD., TAI PEI CITY, TAIWAN, R.O.C. 2. 1F, NO. 13, LANE 441, HSUEH FU RD., HSIN CHU CITY, TAIWAN, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 瑞昱半導體股份有限公司
	名稱或 姓 名 (英文)	1. REALTEK SEMI-CONDUCTOR CORP.
	國 籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中 文)	1. 新竹市300科學園區工業東九路2號 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英 文)	1. No. 2, Industry E. Rd. IX, Science-Based Industrial Park, Hsin Chu, Taiwan, R.O.C.
	代表人 (中文)	1. 葉博任
	代表人 (英文)	1. Yeh, Po-len



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	
	英 文	
二、 發明人 (共4人)	姓 名 (中文)	3. 張義樹 4. 林明立
	姓 名 (英文)	3. Chang, Yi-Shu 4. Lin, Ming-Lih
	國 籍 (中英文)	3. 中華民國 TW 4. 中華民國 TW
	住居所 (中 文)	3. 台南市西區中正里正興街61巷14號 4. 台北市延平北路2段22號
	住居所 (英 文)	3. NO. 14, LANE 61, CHENG HSING STREET, TAI NAN CITY, TAIWAN, R.O.C. 4. NO. 22, YEN PING N. RD., SEC. 2, TAI PEI CITY, TAIWAN, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	
	名稱或 姓 名 (英文)	
	國 籍 (中英文)	
	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中文)	
	代表人 (英文)	



四、中文發明摘要 (發明名稱：多重插座偵測器)

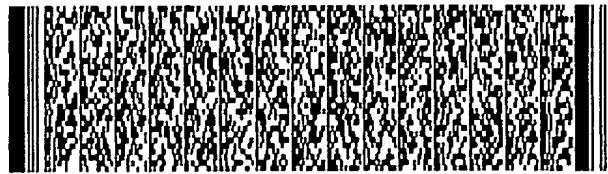
提供一種多重插座偵測器，用來以單一輸入接腳偵測複數個插座之狀態。該多重插座偵測器包含：複數個分壓電阻，係分別連接於複數個插座之輸出接點，且複數個插座之開關的常閉接點係互相連接；一提升電阻，具有第一端與第二端，其第一端連接於工作電壓源，而第二端連接於互相連接之複數個開關的常閉接點；一轉換單元，係接收提升電阻之第二端的電壓，並轉換成一解碼信號；以及一解碼單元，係接收該解碼信號，並解碼成對應於插座之狀態信號。該多重插座偵測器之轉換單元所接收之電壓在複數個插座是否有插入接收端子的各種狀態下均不相同，藉以利用該特性以單一輸入接點偵測多重插座偵測器之接收端子的插入狀態。

代表圖：圖2。

符號說明：21 控制單元、Cf 濾波電容、C 電容、PJ1、PJ2、PJ3 聲音插座、R1~R9 電阻、RL 負載電

六、英文發明摘要 (發明名稱：MULTI-JACKS DETECTOR)

A multi-jacks detector for detecting the states of a plurality of jacks using a single I/O pin. The multi-jacks detector comprises a plurality of bias resistors, a pull-up resistor, a converter and a decoder. Each jack includes an output terminal and a second terminal connected to output terminal normally, and all second terminals of the jacks are connected together. The bias



四、中文發明摘要 (發明名稱：多重插座偵測器)

阻、 R_p 提升電阻、 R_f 濾波電阻

六、英文發明摘要 (發明名稱：MULTI-JACKS DETECTOR)

resistors are connected to the output terminals of the plurality of jacks. The pull-up resistor has a first terminal, which is connected to a power source, and a second terminal, which is connected to the second terminals of the plurality of jacks. The converter is connected to the second terminal of the pull-up resistor and converts the voltage at the second terminal of the pull-up resistor



四、中文發明摘要 (發明名稱：多重插座偵測器)

六、英文發明摘要 (發明名稱：MULTI-JACKS DETECTOR)

into a decoding signal. The decoder receives the decoding signal and generates a state signal for indicating the states of the plurality of jacks. Because the voltages at the second terminal of the pull-up resistor are different for each state of the plurality of jacks, the detector can detect the states of the plurality of jacks using a single I/O pin.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

一、【發明所屬之技術領域】

本發明係關於多重插座偵測器，特別是關於利用阻抗之分配達成以單一輸入接腳偵測多重插座之狀態的多重插座偵測器。

二、【先前技術】

由於科技之進步，單一設備中經常配置有複數個插座(Jack)，例如音效卡中具有主音效(Line)、環繞音效(Surround)、中央音效、以及重低音等輸出插座。該音效卡為了要偵測該等輸出插座是否有插入接收端子(terminal)，都需要一插座偵測器來偵測各插座之狀態。

圖1所示為一般控制單元與多重聲音插座之連接示意圖。如該圖所示，控制單元11主要是輸出聲音訊號給各聲音插座(Phone-Jack)PJ1、PJ2、PJ3、以及偵測各插座之接收端子的連接狀態。插座PJ1是輸出主要聲音訊號(Line Out R & L)、插座PJ2是輸出重低音音效訊號(LFE out)與中央音效訊號(CEN out)、以及插座PJ3是輸出環繞音效聲音訊號(Surround Out R & L)。該系統之各聲音插座PJ1、PJ2、PJ3均具有至少一開關來提供接收端子的插入狀態，例如各插座之接腳2、3。由於該系統具有三個聲音插座PJ1、PJ2、PJ3，因此控制單元11需要3個輸出入接腳(I/O Pin)DT1、DT2、DT3來接收聲音插座PJ1、PJ2、PJ3之插入狀態訊號。若系統具有五個聲音插座，則控制單元11需要5個輸出入接腳來接收各插座之插入狀態訊號。在



五、發明說明 (2)

積體電路(IC)的製造中，輸出入接腳越多製造成本也相對提高。因此，若能減少輸出入接腳的數量，則可降低控制單元的製造成本。

三、【發明內容】

有鑑於上述問題，本發明之目的是提供一種多重插座偵測器，係利用阻抗之分配達成以單一輸入接腳偵測多重插座的狀態之多重插座偵測器。

為達成上述目的，本發明多重插座偵測器包含：複數個分壓電阻，係分別連接於複數個插座之開關的輸出接點，且複數個插座之開關的常閉接點係互相連接；一提升電阻，第一端連接於工作電壓，而第二端連接於互相連接之複數個開關的常閉接點；一轉換單元，係接收提升電阻之第二端的電壓，並轉換成解碼信號；以及一解碼單元，係接收解碼信號，並解碼成狀態信號。

其中，該多重插座偵測器之轉換單元所接收之電壓在複數個插座是否有插入接收端子的各種狀態下均不相同，藉以利用該特性以單一輸入接點偵測多重插座偵測器之接收端子的插入狀態。

四、【實施方式】

以下參考圖式詳細說明本發明多重插座偵測器。

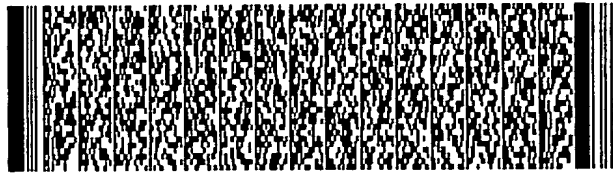
圖2所示為本發明應用於多重聲音插座之第一實施例。如該圖所示，該聲音訊號輸出系統包含3個聲音插座



五、發明說明 (3)

(Phone-Jack)PJ1、PJ2、PJ3、以及一控制單元21。聲音插座PJ1、PJ2、PJ3的接腳1與4為聲音訊號之輸出接點、接腳5為接地接點、接腳2與3為常閉接點。當聲音插座未插入接收端子時，常閉接點與輸出接點導通，而當聲音插座插入接收端子時，常閉接點與輸出接點斷開。聲音插座PJ1的接腳1與4分別經由分壓電阻R1與匹配電阻R2接地；聲音插座PJ2的接腳1與4分別經由分壓電阻R3與匹配電阻R4接地；聲音插座PJ3的接腳1與4分別經由分壓電阻R5與匹配電阻R6接地。匹配電阻R2、R4與R6是為了匹配每個插座的兩個輸出端的電阻，其電阻值可分別相等於分壓電阻R1、R3與R5，當然若不考慮電阻匹配的問題，該等匹配電阻亦可省略。聲音插座PJ1、PJ2與PJ3的接腳2互相連接，並經由一濾波電阻Rf連接至控制單元21的狀態偵測輸出入接腳(I/O Pin)DT1，該濾波電阻Rf亦可省略。若適當的選擇各分壓電阻之電阻值，使各種狀態下輸出入接腳DT1的電壓均不相等，系統即可利用單一輸出入接腳偵測各聲音插座PJ1、PJ2與PJ3的接收端子插入狀態，藉以減少輸出入接腳的數量。

圖3顯示等效電路與控制單元之部分方塊圖。如該圖所示，由控制單元21之偵測接腳DT1向外看的等效電路包含串聯之提升電阻Rp、濾波電阻Rf與負載電阻RL，以及一濾波電容Cf並聯於濾波電阻Rf與負載電阻RL，其中負載電阻RL定義為由濾波電阻Rf向外看出去的電阻值。假設濾波電阻Rf的電阻值遠小於負載電阻RL，則可忽略濾波電阻



五、發明說明 (4)

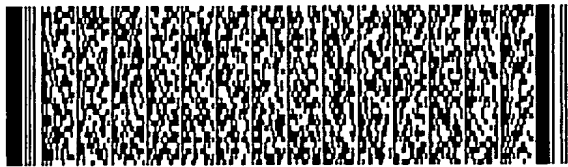
R_f 。因此，輸入電壓 V_{in} 即可視為提升電阻 R_p 與負載電阻 R_L 的分壓。由於在每種插座連接之狀態下，負載電阻 R_L 的大小均不相同，因此偵測接腳DT1之輸入電壓 V_{in} 亦不相同。所以，本發明之控制單元21即利用一轉換單元41將偵測接腳DT1之輸入電壓 V_{in} 轉換成解碼信號，再利用一解碼單元42根據該解碼信號來產生偵測信號S1、S2與S3。轉換單元41可以是類比數位轉換器(Analog-to-digital Converter)。

假設分壓電阻 R_1 、 R_3 與 R_5 的電阻值分別為 $2R$ 、 $4R$ 與 $8R$ ，且提升電阻 R_p 之電阻值為 R ，工作電壓 V_{dd} 為 $5V$ ，則各聲音插座PJ1、PJ2與PJ3的狀態、負載電阻 R_L 的電阻值與輸入電壓 V_{in} 的大小如圖4所示。由於有三個聲音插座PJ1、PJ2與PJ3，因此總共有8種插座連接之狀態。以下說明各種狀態：

狀態0：當聲音插座PJ1、PJ2與PJ3均未插入接收端子時，由聲音插座PJ1、PJ2與PJ3所形成之電阻值為分壓電阻 R_1 、 R_3 與 R_5 的並聯值，亦即負載電阻 R_L 為 $8/7R$ ，輸入電壓 V_{in} 為 $2.67V$ 。

狀態1：當聲音插座PJ1與PJ2均未插入接收端子，但聲音插座PJ3有接收端子插入時，由聲音插座PJ1、PJ2與PJ3所形成之電阻值為分壓電阻 R_1 與 R_3 的並聯值，亦即負載電阻 R_L 為 $8/6R$ ，輸入電壓 V_{in} 為 $2.86V$ 。

狀態2：當聲音插座PJ1與PJ3均未插入接收端子，但聲音插座PJ2有接收端子插入時，由聲音插座PJ1、PJ2與



五、發明說明 (5)

PJ3 所形成之電阻值為分壓電阻R1與R5的並聯值，亦即負載電阻RL為 $8/5R$ ，輸入電壓Vin為3.08V。

狀態3：當聲音插座PJ1未插入接收端子，但聲音插座PJ2與PJ3有接收端子插入時，由聲音插座PJ1、PJ2與PJ3所形成之電阻值為分壓電阻R1，亦即負載電阻RL為 $8/4R$ ，輸入電壓Vin為3.33V。

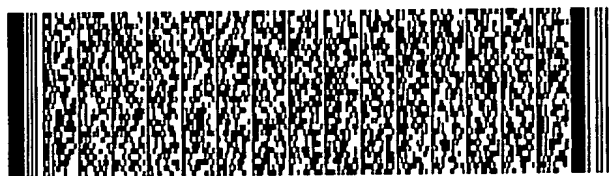
狀態4：當聲音插座PJ2與PJ3均未插入接收端子，但聲音插座PJ1有接收端子插入時，由聲音插座PJ1、PJ2與PJ3所形成之電阻值為分壓電阻R3與R5的並聯值，亦即負載電阻RL為 $8/3R$ ，輸入電壓Vin為3.64V。

狀態5：當聲音插座PJ2未插入接收端子，但聲音插座PJ1與PJ3有接收端子插入時，由聲音插座PJ1、PJ2與PJ3所形成之電阻值為分壓電阻R3，亦即負載電阻RL為 $8/2R$ ，輸入電壓Vin為4V。

狀態6：當聲音插座PJ3未插入接收端子，但聲音插座PJ1與PJ2有接收端子插入時，由聲音插座PJ1、PJ2與PJ3所形成之電阻值為分壓電阻R5，亦即負載電阻RL為 $8/1R$ ，輸入電壓Vin為4.4V。

狀態7：當聲音插座PJ1、PJ2與PJ3均有接收端子插入時，由聲音插座PJ1、PJ2與PJ3所形成之電阻值為斷路，亦即負載電阻RL為斷路，輸入電壓Vin為5V。

偵測信號S1為H時，表示聲音插座PJ1有插入接收端子，反之當偵測信號S1為L時，表示聲音插座PJ1沒有插入接收端子。偵測信號S2為H時，表示聲音插座PJ2有插入接



五、發明說明 (6)

收端子，反之當偵測信號S2為L時，表示聲音插座PJ2沒有插入接收端子。偵測信號S3為H時，表示聲音插座PJ3有插入接收端子，反之當偵測信號S3為L時，表示聲音插座PJ3沒有插入接收端子。

因此，從圖4即可了解到，不管哪個聲音插座PJ1、PJ2與PJ3有插入接收端子，負載電阻RL的電阻值均不相同，同時輸入電壓Vin也不相同。所以，控制單元21即可根據該特性偵測出哪些聲音插座PJ1、PJ2與PJ3有插入接收端子。

圖5所示為本發明應用於多重聲音插座之第二實施例。在圖2的第一實施例中，各聲音插座PJ1、PJ2與PJ3的接腳2是互相連接，而在第二實施例是各聲音插座PJ1、PJ2與PJ3的接腳2先串接調整電阻R7、R8與R9後才互相連接。在此情形下，可以更有彈性的調整各電阻之電阻值。例如，在第二實施例中，可將分壓電阻R1、R3、R5以及提升電阻Rp的電阻值設定為R，且將調整電阻R7、R8與R9的電阻值分別設定為R、3R與7R，則可以在不同狀態下產生不同之負載電阻與輸入電壓。

以上雖以實施例說明本發明，但並不因此限定本發明之範圍，只要不脫離本發明之要旨，該行業者可進行各種變形或變更。



圖式簡單說明

圖1所示為一般控制單元與多重聲音插座之連接示意圖。

圖2所示為本發明應用於多重聲音插座之第一實施例。

圖3顯示等效電路與控制單元之部分方塊圖。

圖4為各聲音插座PJ1、PJ2與PJ3的狀態、負載電阻RL的電阻值與輸入電壓 V_{in} 的大小。

圖5所示為本發明應用於多重聲音插座之第二實施例。

圖式編號

11、21 控制單元

41 轉換單元

42 解碼單元

Cf 濾波電容

C 電容

PJ1、PJ2、PJ3 聲音插座

R1~R9 電阻

RL 負載電阻

Rp 提升電阻

Rf 濾波電阻



六、申請專利範圍

1. 一種多重插座偵測器，係用來以單一輸入接腳偵測複數個插座之狀態，其中，每該插座係具有一第一開關，該第一開關係具有一常閉接點及一輸出接點，當該插座未被插入相對應之一接收端子時，該常閉接點與該輸出接點導通，而當該插座插入相對應之該接收端子後，該常閉接點與該輸出接點斷開，該多重插座偵測器包含：

複數個分壓電阻，係分別連接於該些第一開關之該輸出接點；

一提升電阻，具有一第一端及一第二端，該第一端連接於一工作電壓源，且該第二端係連接於該些第一開關之該常閉接點；

一轉換單元，係依據該提升電阻之該第二端的電壓，輸出一解碼信號；以及

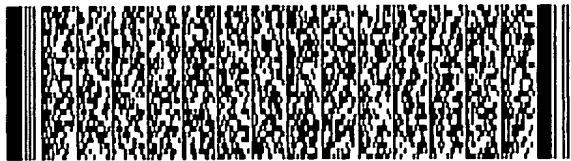
一解碼單元，係接收該解碼信號，並解碼成相對應之一狀態信號，該狀態信號係用以表示每該插座之狀態；

其中，藉由設計該些分壓電阻之電阻值，使得該解碼信號之量值係與每該插座狀態相對應。

2. 如申請專利範圍第1項所記載之多重插座偵測器，其中該轉換單元係為類比數位轉換器。

3. 如申請專利範圍第1項所記載之多重插座偵測器，其中該轉換單元與解碼單元係位於為積體電路內。

4. 如申請專利範圍第1項所記載之多重插座偵測器，還包含複數個調整電阻，係分別與該些第一開關之該常閉接點與該提升電阻之該第二端連接。



六、申請專利範圍

5. 如申請專利範圍第1項所記載之多重插座偵測器，還包含：

一濾波電容，該濾波電容係連接於該提升電阻之該第二端；以及

一濾波電阻，係分別與該提升電阻與該些第一開關之該常閉接點連接。

6. 如申請專利範圍第1項所記載之多重插座偵測器，其中該些插座更包括一第二開關，該第二開關係具有一常閉接點及一輸出接點，當該插座未被插入相對應之該接收端子時，該常閉接點與該輸出接點導通，而當該插座插入相對應之該接收端子後，該常閉接點與該輸出接點斷開。

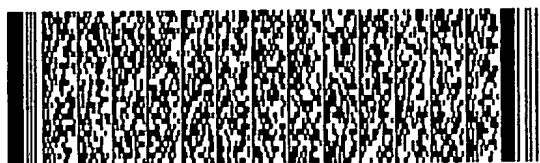
7. 如申請專利範圍第6項所記載之多重插座偵測器，其中該多重插座偵測器更包含複數個匹配電阻，係分別與該些第二開關之該輸出接點連接，藉以匹配該些插座之該第一開關與該第二開關的輸出電阻。

8. 如申請專利範圍第1項所記載之多重插座偵測器，其中該些分壓電阻之阻值互不相同。

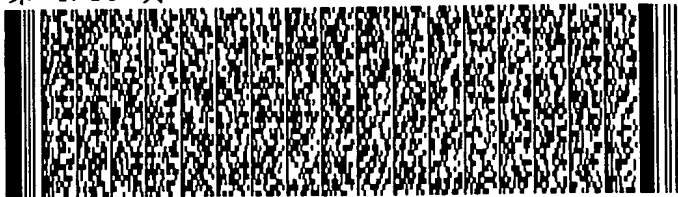
9. 如申請專利範圍第8項所記載之多重插座偵測器，其中，該些分壓電阻之阻值皆為二的冪次。

10. 一種多重插座偵測器，係用來偵測複數個插座之接收端子的插入狀態，每個插座具有至少一開關，該開關之狀態係對應於該接收端子的插入狀態，每該開關皆具有一第一接點及一第二接點，該插座偵測器包含：

複數個分壓電阻，係分別連接於該些開關之該第一接



第 1/16 頁



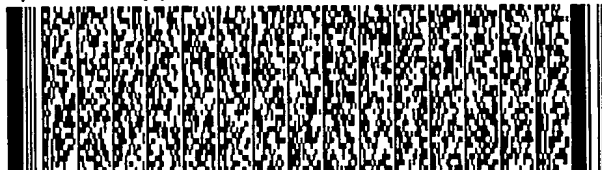
第 2/16 頁



第 3/16 頁



第 3/16 頁



第 4/16 頁



第 5/16 頁



第 6/16 頁



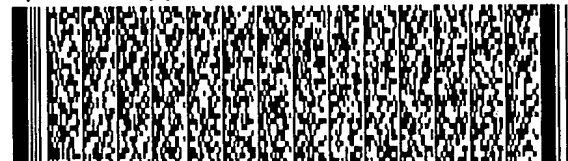
第 7/16 頁



第 7/16 頁



第 8/16 頁



第 8/16 頁



第 9/16 頁



第 9/16 頁



第 10/16 頁



第 10/16 頁



第 11/16 頁



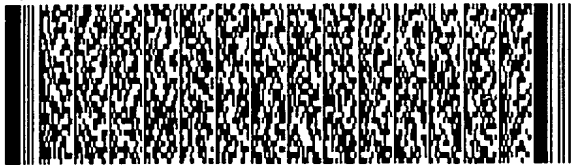
第 12/16 頁



第 12/16 頁



第 13/16 頁



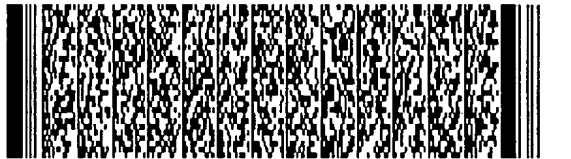
第 14/16 頁



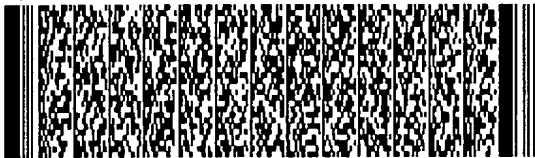
第 14/16 頁



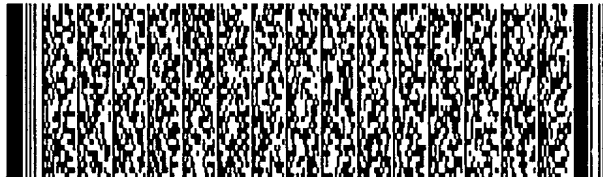
第 15/16 頁



第 15/16 頁



第 16/16 頁



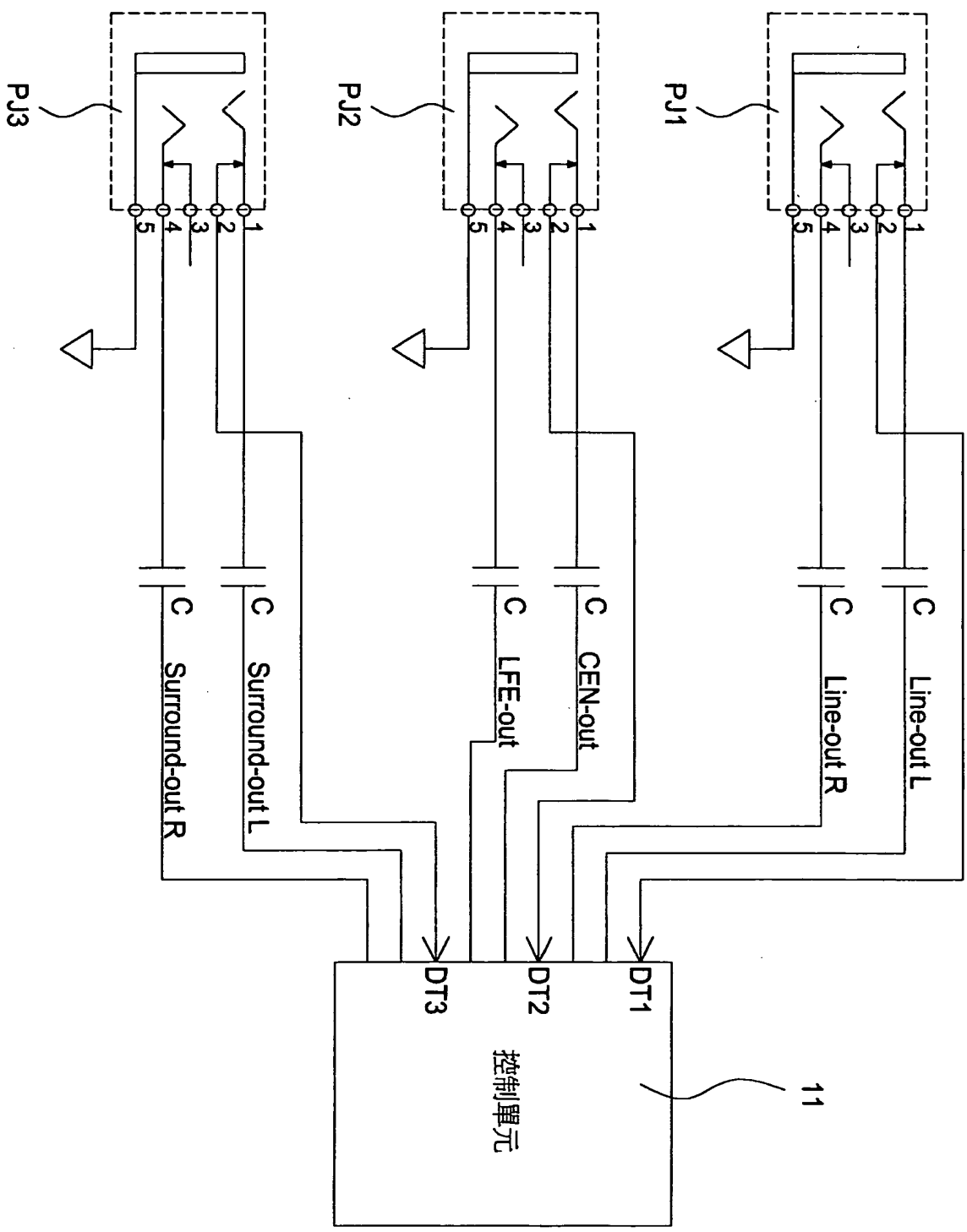


圖 1 (習知技術)

圖式

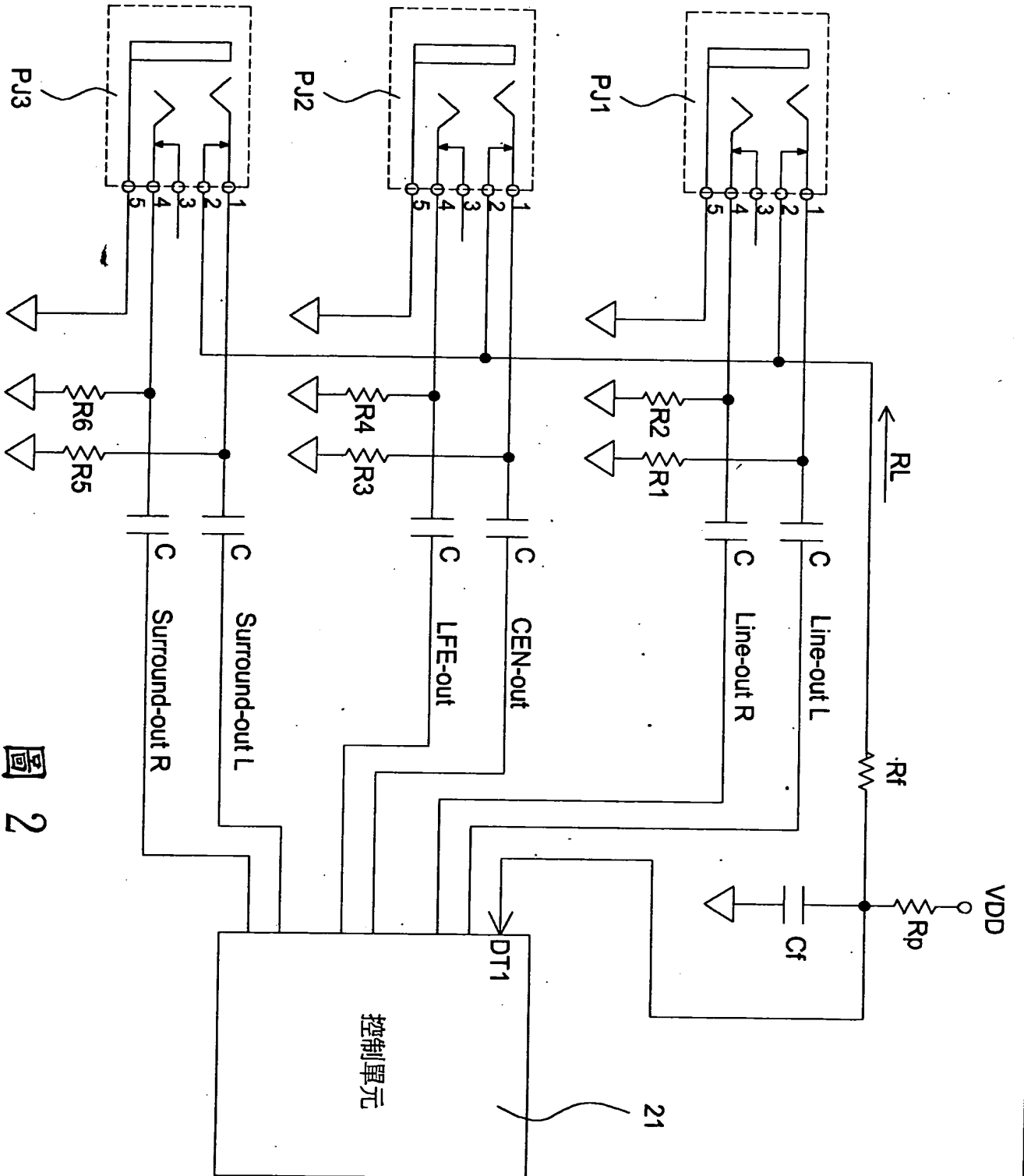


圖 2

圖式

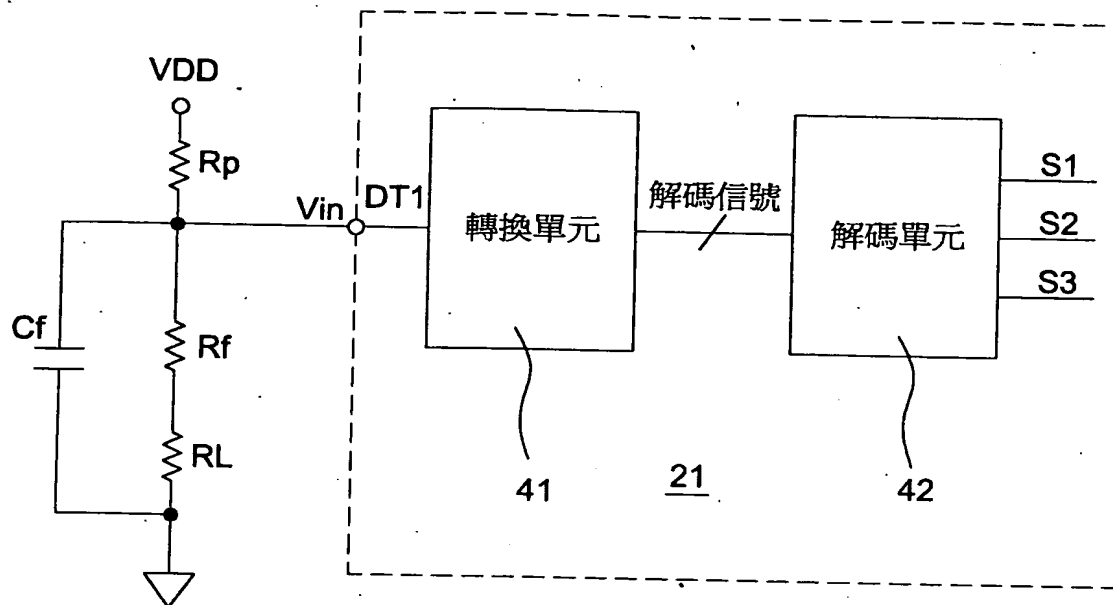


圖 3

狀態	S1(PJ1)	S2(PJ2)	S3(PJ3)	RL	Vin
0	0	0	0	$8/7 R$	2.67V
1	0	0	1	$8/6 R$	2.86V
2	0	1	0	$8/5 R$	3.08V
3	0	1	1	$8/4 R$	3.33V
4	1	0	0	$8/3 R$	3.64V
5	1	0	1	$8/2 R$	4V
6	1	1	0	$8/1 R$	4.44V
7	1	1	1	*	5V

圖 4

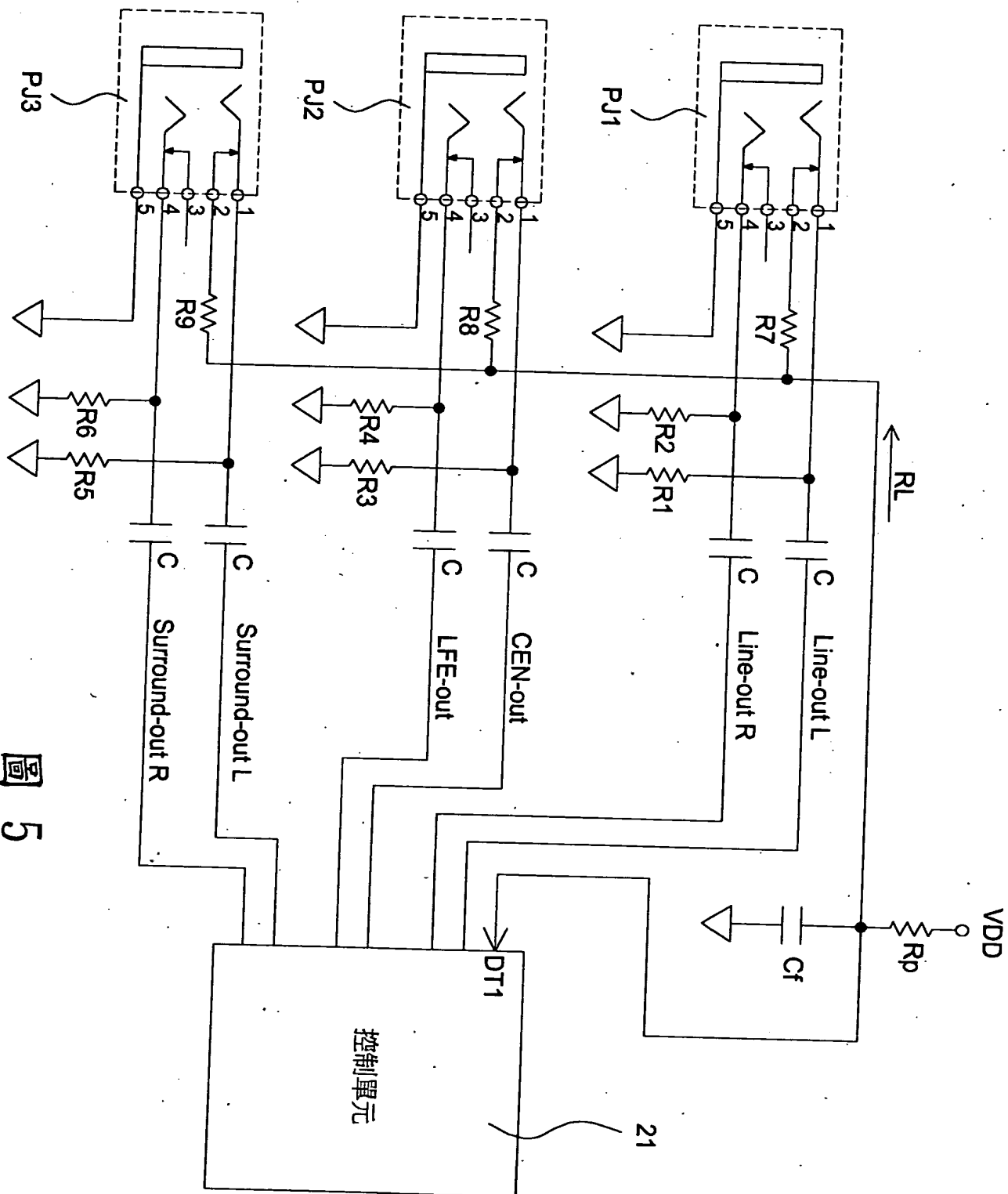


圖 5